

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005 年 9 月 9 日 (09.09.2005)

PCT

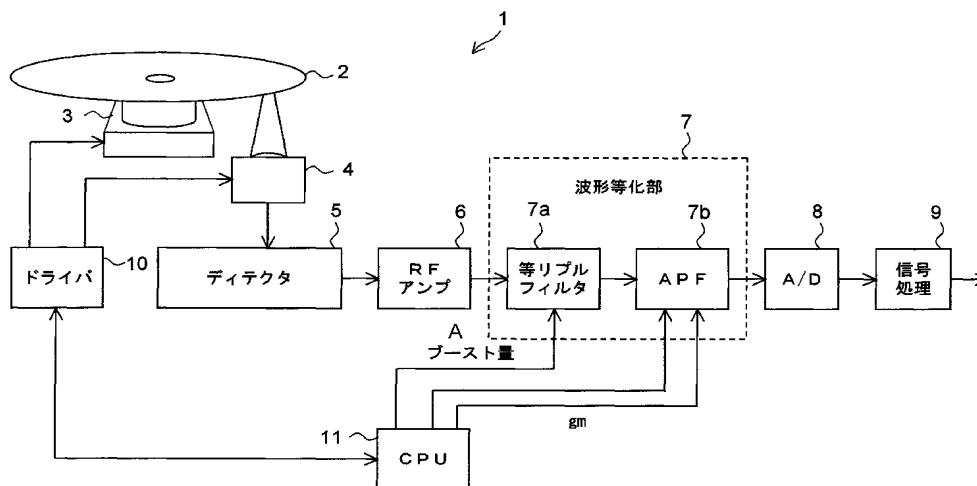
(10) 国際公開番号  
WO 2005/083883 A1

- (51) 国際特許分類: H03H 11/04, G11B 20/10 (72) 発明者; および  
(21) 国際出願番号: PCT/JP2005/003180 (75) 発明者/出願人 (米国についてのみ): 西川 浩二  
(22) 国際出願日: 2005 年 2 月 25 日 (25.02.2005) (NISHIKAWA, Koji) [JP/JP]; 〒6158585 京都府京都市  
(25) 国際出願の言語: 日本語 右京区西院溝崎町 2 1 ローム株式会社内 Kyoto (JP).  
(26) 国際公開の言語: 日本語 (74) 代理人: 佐野 静夫 (SANO, Shizuo); 〒5400032 大阪府  
(30) 優先権データ: 特願2004-057019 2004 年 3 月 2 日 (02.03.2004) JP 大阪府大阪市中央区天満橋京町 2-6 天満橋八千代ビル別  
(71) 出願人 (米国を除く全ての指定国について): ローム 館 Osaka (JP).  
株式会社 (ROHM CO.,LTD) [JP/JP]; 〒6158585 京都 府京都市右京区西院溝崎町 2 1 Kyoto (JP).  
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,

[続葉有]

(54) Title: WAVEFORM EQUALIZER AND INFORMATION REPRODUCTION DEVICE USING THE SAME

(54) 発明の名称: 波形等化器及びこれを有する情報再生装置



10... DRIVER  
5... DETECTOR  
6... RF AMPLIFIER  
7... WAVEFORM EQUALIZER

7a... EQUAL RIPPLE FILTER  
9... SIGNAL PROCESSING  
A... BOOST AMOUNT

(57) Abstract: A waveform equalizer includes: an operation circuit (7a) capable of freely setting a boost amount for adjusting the gain for a predetermined frequency band of an input signal and performing gain adjustment of the input signal by changing the boost amount; and an all pass filter (7b) connected to the pre-stage or the post-stage of the operation circuit and having a first conductance amplifier and a second conductance amplifier, wherein by changing at least one of the conductance amplifiers, the group delay characteristic of the input signal is adjusted and corrected.

(57) 要約: 入力信号の所定の周波数帯域に対するゲイン調整を行うためのブースト量が設定自在であり、前記ブースト量を変化させることにより前記入力信号のゲイン調整を行う演算回路(7a)と、前記演算回路の前段または後段に接続されるとともに、第1のコンダクタンスアンプ及び第2のコンダクタンスアンプ

[続葉有]



SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG,  
US, UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,  
MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護  
が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,  
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,  
BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,  
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,  
IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

## 明 細 書

### 波形等化器及びこれを有する情報再生装置

#### 技術分野

[0001] 本発明は、入力された信号に等化处理を行う波形等化器、及び該波形等化器を有し光ディスク等に記憶された情報を再生する情報再生装置に関する。

#### 背景技術

[0002] 従来から、ハードディスク等の磁気ディスクやコンパクトディスク(CD)等の光ディスクを被記録媒体とする情報再生装置がコンピュータの外部記憶装置やオーディオ機器等に用いられている。

[0003] 一般に、光ディスク等から再生される再生信号の周波数が高域になればなるほど、再生信号の振幅は低域(例えば、1MHz以下)におけるものより小さくなる。つまり、再生信号は高域(例えば、100MHz以上程度)において減衰してしまう。この高域における再生信号の減衰は、光ディスク再生装置を例にとれば、光ディスクに記憶された情報を光信号として検出する光ピックアップ部や該光信号を電気信号に変換する回路の応答特性等に対応して生じるものであるが、従来より、この減衰した高域の振幅を低域における振幅と同等にするために、高域に対してゲインを上げる(以下、「ブーストする」という)という等化(イコライジング)処理が行われている。

[0004] 通常、この等化处理における高域のブースト量(低域の周波数帯域におけるゲインを基準とした高域の周波数帯域におけるゲイン)は、情報再生装置に設けられた制御回路等を用いて設定自在となっており、高域で減衰した再生信号の振幅を低域における振幅と同様になるようにブースト量の調整を行って、光ディスク等の被記録媒体に記録された情報の読み取り精度の向上(読み取りエラーの減少)を図っている。

[0005] このブースト量を調整する構成としては、等リプルフィルタ(イクイリプルフィルタ)等が一般的に用いられる。図6及び図7に等リプルフィルタの特性を示す。図6の線100に示すように、高域におけるゲインが低域におけるものより大きい。また、図7の線101に示すように、群遅延に周波数依存性はない(位相対周波数特性が線形である)ため、等リプルフィルタの入出力波形間で、各々の帯域間における群遅延差に変化は

生じない。

## 発明の開示

### 発明が解決しようとする課題

- [0006] 一方において、近年、光ディスク等の被記録媒体に記録された情報の再生の高速化に対する要望は高まっている。該高速化を実現しようとした際、再生信号における低域の周波数帯(例えば、1MHz以下程度)の群遅延と高域の周波数帯(例えば、100MHz以上程度)の群遅延との間に比較的大きな群遅延差が発生する(通常、低域における群遅延より高域における群遅延の方が小さくなる)。
- [0007] この群遅延差は、上記等化处理を行う回路を含む集積回路(IC)の内部における要因や、光ピックアップ部機構の応答特性等のIC外部における要因が複合して発生するのであるが、従来の等リプルフィルタのみによる等化处理では、群遅延差の補正(群遅延差をゼロとする、または減少させる)は困難であり、該群遅延差による再生信号の波形歪みが、光ディスク等の被記録媒体に記録された情報の読み取り精度を劣化(読み取りエラーを増加)させてしまう。
- [0008] 本発明は、上記の点に鑑み、減衰した周波数帯域のゲイン調整と群遅延の調整を、別個独立に行うことができ、信号の等化处理を容易に行うことができる波形等化器及び情報再生装置を提供することを目的とする。

### 課題を解決するための手段

- [0009] 上記目的を達成するために本発明に係る波形等化器は、当該波形等化器への入力信号の所定の周波数帯域に対するゲイン調整を行うためのブースト量が設定自在であり、前記ブースト量を変化させることにより前記入力信号のゲイン調整を行う演算回路と、前記演算回路の前段または後段に接続されるとともに、第1のコンダクタンスアンプ及び第2のコンダクタンスアンプを有し、前記第1のコンダクタンスアンプ及び前記第2のコンダクタンスアンプの少なくとも一方のコンダクタンスを変化させることにより、前記入力信号の群遅延特性を調整して補正するオールパスフィルタとを備えている。
- [0010] これにより、高域で減衰した入力信号のゲイン調整と、群遅延特性を補正するための調整を、別個独立に行うことができる。また、調整を個別に行えるため、波形等化

器に対する入力信号の等化処理を行うための調整が容易になる。

- [0011] また、上記構成を実現するために、前記オールパスフィルタは、前記第1のコンダクタンスアンプの入出力回路間に接続され、第1のコンデンサを含む微分器、及び前記第1のコンダクタンスアンプの入力側と前記第2のコンダクタンスアンプの出力側間に接続される第2のコンデンサ、を更に有するようにするとよい。
- [0012] また、更に上記構成を実現するために、前記第1のコンダクタンスアンプの一方の入力端子には前記オールパスフィルタへの入力電圧が与えられ、前記第2のコンダクタンスアンプの一方の入力端子には前記第1のコンダクタンスアンプの出力端子に加わる電圧が与えられ、前記第1のコンダクタンスアンプの他方の入力端子及び前記第2のコンダクタンスアンプの他方の入力端子には、前記オールパスフィルタの出力電圧に相当する前記第2のコンダクタンスアンプの出力端子に加わる電圧がそれぞれ与えられており、前記オールパスフィルタへの入力電圧と前記第1のコンダクタンスアンプの出力端子に加わる電圧は、位相が反転している。
- [0013] また、前記オールパスフィルタは、前記第1のコンダクタンスアンプのコンダクタンスを固定とする一方、前記第2のコンダクタンスアンプのコンダクタンスを可変とし、前記第2のコンダクタンスアンプのコンダクタンスを変化させることにより、前記入力信号の直流域の群遅延を固定しつつ前記入力信号の群遅延特性を調整して補正するようにしてもよい。
- [0014] これにより、直流域の群遅延を固定し、容易に高域のみの群遅延を調整することができる。また、前記第1のコンダクタンスアンプのコンダクタンスを可変とする必要がないので、前記第1のコンダクタンスアンプの回路規模を小さくすることができ、ひいては波形等化器の回路規模を小さくすることができる。また、前記第1のコンダクタンスアンプを外部から制御する必要がなくなるため、配線の省略、制御処理の簡略化が図れる。
- [0015] また、前記オールパスフィルタは、前記第1のコンダクタンスアンプのコンダクタンスを可変とし、前記第1のコンダクタンスアンプのコンダクタンスを変化させることにより、前記入力信号の群遅延特性を補正する周波数帯域を変更するようにしてもよい。
- [0016] 群遅延特性を補正する周波数帯域が流動的である場合は、第1のコンダクタンスア

ンプのコンダクタンスを変化させることにより、群遅延の調整が容易となる。

[0017] また、前記演算回路は、等リプルフィルタからなるようにしてもよい。

[0018] 等リプルフィルタの位相対周波数特性は線形であるため、入力信号の等化処理を行うための調整がより容易になる。

[0019] また、上記目的を達成するために本発明に係る情報再生装置は、被記録媒体に記録された情報を検出して電気信号に変換する検出部と、前記電気信号を入力信号として受ける波形等化器と、該波形等化器からの出力を処理する処理回路とを備える情報再生装置において、波形等化器として上記に記載の波形等化器の何れかを用い、前記ブースト量の設定、及び前記第1のコンダクタンスアンプのコンダクタンスと前記第2のコンダクタンスアンプのコンダクタンスのうち、可変となっているコンダクタンスの設定を行う制御部を備えている。

### 発明の効果

[0020] 上述した通り、本発明に係る波形等化器及び情報再生装置によれば、減衰した周波数帯域のゲイン調整と群遅延の調整を、別個独立に行うことができ、信号の等化処理を容易に行うことができる。

### 図面の簡単な説明

[0021] [図1]本発明の実施形態に係るCD再生装置のブロック図である。

[図2]図1におけるオールパスフィルタの回路構成図である。

[図3]図1におけるオールパスフィルタの群遅延特性を示す図である。

[図4]図1におけるオールパスフィルタの群遅延特性を示す図である。

[図5]図1におけるオールパスフィルタの変形例の回路構成図である。

[図6]従来より波形等化器に用いられている等リプルフィルタの特性を示す図である。

[図7]従来より波形等化器に用いられている等リプルフィルタの特性を示す図である。

### 符号の説明

- [0022]
- 1 CD再生装置
  - 2 CD
  - 3 スピンドルモータ
  - 4 光ピックアップ

- 5   ディテクタ
- 6   RFアンプ
- 7   波形等化部
- 7a   等リプルフィルタ
- 7b、67b   オールパスフィルタ
- 8   A/Dコンバータ
- 9   信号処理部
- 10   ドライバ
- 11   CPU
- 22、23   可変コンダクタンスアンプ
- 70、71   差動入力差動出力型の可変コンダクタンスアンプ
- 24   インバータ
- 25、26、72、73、74、75   コンデンサ
- 20、21、60、61、62、63   端子

#### 発明を実施するための最良の形態

[0023]   以下、本発明に係る波形等化器及びこの波形等化器を有する情報再生装置の実施形態について、図面を参照しながら説明する。図1は、情報再生装置の例としてCD再生装置の構成を示したものである。

[0024]   （図1：CD再生装置の概略）

図1において、2は被記録媒体であるコンパクトディスク（CD）であり、CD再生装置1は、CD2を回転駆動するスピンドルモータ3と、CD2に記録された情報をレーザー光を用いて読みとるための光ピックアップ4と、光ピックアップ4で検出された光信号を電気信号に変換しRF（Radio Frequency：高周波）信号として出力するディテクタ5と、該RF信号を増幅するRFアンプ6と、ブースト量が自在に設定可能でありRFアンプ6から出力される増幅したRF信号のうち高域の周波数帯域をブーストしてゲイン調整を行う等リプルフィルタ（イクイリプルフィルタ）7aと、等リプルフィルタ7aの出力する信号の群遅延特性を補正する（各々の帯域間における群遅延差をなくす）オールパスフィルタ7bと、オールパスフィルタ7bの出力する等化信号を二値化するA/Dコン

バータ8と、A/Dコンバータ8からのデジタル信号を処理してCD2に記録された情報を利用または図示しないメモリ等に該情報を提供する信号処理部9と、上記スピンドルモータ3及び光ピックアップ4のサーボ機構を制御するドライバ10と、上記等リプルフィルタ7a、オールパスフィルタ7b及びドライバ10を制御するCPU (Central Processing Unit: 中央処理装置) 11とから概略構成される。尚、上記等リプルフィルタ7a、オールパスフィルタ7b及びドライバ10を制御する機能を有するものとしてCPU 11を例示したが、同様の機能を有するものであれば何れでもCPU11と置換可能である(例えば、MPU (Micro Processing Unit) 等)。

[0025] 等リプルフィルタ7aのブースト量を決定するための信号は、CPU11から与えられており、後述するオールパスフィルタ7bの特性を決定する信号も、CPU11から与えられている。また、等リプルフィルタ7aとオールパスフィルタ7bは、RFアンプ6が出力する増幅されたRF信号の波形を等化し、等化信号を出力する波形等化部7を構成する。また、等リプルフィルタ7aの特性は、図6及び図7におけるものと同様であるため、説明を省略する。

[0026] (図2: オールパスフィルタの構成・動作)

次に、オールパスフィルタ7bの回路構成について図2を用いて説明する。オールパスフィルタ7bは、2つの可変コンダクタンスアンプ(以下、単に「gmアンプ」と記す)22及び23を有し、それぞれのコンダクタンスgm1、gm2はCPU11からの電流制御または電圧制御により、それぞれ自在に設定可能となっている。等リプルフィルタ7aの出力電圧は、端子20を介してgmアンプ22の正(非反転)入力端子(+)、インバータ24の入力端子、及びコンデンサ26の一端に夫々与えられており、コンデンサ26の他端はgmアンプ23の出力端子及び負(反転)入力端子(-)、並びにgmアンプ22の負入力端子(-)の夫々と接続されている。インバータ24の出力端子はコンデンサ25を介してgmアンプ22の出力端子及びgmアンプ23の正入力端子(+)の夫々に接続されている。また、gmアンプ23の出力端子に加わる電圧は端子21介して、A/Dコンバータ8(図1参照)に与えられる。尚、インバータ24とコンデンサ25は、微分器を構成することとなる。

[0027] このように構成されたオールパスフィルタ7bは、2次のオールパスフィルタを構成す



る。ここで、一般的に、2次のオールパスフィルタの伝達関数 $T(s)$ は、次式(1)のように表される。

[0028] [数1]

$$T(s) = \frac{s^2 - \frac{\omega_o}{Q}s + \omega_o^2}{s^2 + \frac{\omega_o}{Q}s + \omega_o^2}$$

$$= \frac{\omega_o^2 - \omega^2 - j \frac{\omega_o}{Q} \omega}{\omega_o^2 - \omega^2 + j \frac{\omega_o}{Q} \omega} \dots\dots\dots (1)$$

[0029] 但し、 $Q$ はクオリティファクタ、 $s$ はラプラス演算子、 $\omega_o$ は固有角周波数、 $\omega$ は角周波数である。この伝達関数 $T(s)$ からも分かるように、オールパスフィルタ7bのような2次のオールパスフィルタの利得(ゲイン)は、周波数に依存せず1になる。ここで、関数 $T(s)$ における位相 $\theta$ は次式(2)のように表される。

[0030] [数2]

$$\theta = -2 \tan^{-1} \left( \frac{\omega_o}{Q} \cdot \frac{\omega}{\omega_o^2 - \omega^2} \right) \dots\dots\dots (2)$$

[0031] 従って、群遅延をGDとすると、次式(3)が成立する。

[0032] [数3]

$$GD = - \frac{\partial \theta}{\partial \omega} = \frac{2 Q \omega_o \left[ \omega^2 + \omega_o^2 \right]}{Q^2 \left[ \omega^2 - \omega_o^2 \right]^2 + \omega^2 \omega_o^2} \dots\dots\dots (3)$$

[0033] 更に、直流域における群遅延を $GD_{\omega_o}$ とすると、次式(4)が成立する( $\omega=0$ を上記式(3)に代入することで、 $GD_{\omega_o}$ は得られる)。

[0034] [数4]

$$GD_{\omega_o} = \frac{2}{Q\omega_o} \quad \dots \dots \dots (4)$$

[0035] ここで、図2におけるコンデンサ25とコンデンサ26の静電容量を、それぞれC1、C2とすると、オールパスフィルタ7bの伝達関数T(s)は、次式(5)のようになる。

[0036] [数5]

$$T(s) = \frac{\frac{gm_1 gm_2}{C_1 C_2} - \frac{gm_2}{C_2} s + s^2}{s^2 + \frac{gm_2}{C_2} s + \frac{gm_1 gm_2}{C_1 C_2}} \quad \dots \dots \dots (5)$$

[0037] この式(5)と、一般的な2次のオールパスフィルタの伝達関数の式(1)と比較すると、以下の式(6)及び(7)が成立する。

[0038] [数6]

$$\omega_o = \sqrt{\frac{gm_1 gm_2}{C_1 C_2}} \quad \dots \dots \dots (6)$$

[0039] [数7]

$$Q = \sqrt{\frac{gm_1}{gm_2} \cdot \frac{C_2}{C_1}} \quad \dots \dots \dots (7)$$

[0040] 上記式(6)及び(7)を、上記式(4)に代入すると、オールパスフィルタ7bの直流域の群遅延 $GD_{\omega_o}$ は、 $2C_1/gm_1$ となり、gmアンプ23のコンダクタンス $gm_2$ に依存しないことが分かる。即ち、gmアンプ22のコンダクタンス $gm_1$ を固定し、gmアンプ23のコンダクタンス $gm_2$ を変化させることにより、オールパスフィルタ7bに入力された信号の

直流域の群遅延を固定し、容易に高域のみの群遅延を調整することができる。尚、等リプルフィルタ7aの位相対周波数特性は線形なのであるから、gmアンプ22のコンダクタンスgm1を固定し、gmアンプ23のコンダクタンスgm2を変化させることにより、波形等化部7に入力された信号の直流域の群遅延を固定しつつ、高域のみの群遅延を調整することができるともいえる。

[0041] また、gmアンプ22のコンダクタンスgm1を固定し、全く可変とする必要がなければ、gmアンプ22を可変コンダクタンスアンプとせず、固定のコンダクタンスを有したコンダクタンスアンプとしてもよい。その場合は、gmアンプ22の回路規模を小さくできるとともに、CPU11がgmアンプ22を制御する必要がなくなるので、該制御を行う配線の省略及びCPU11の処理の簡略化が図れる。

[0042] (図3、4:群遅延特性グラフ)

次に、図3及び図4を用いてオールパスフィルタ7bの群遅延特性を説明する。図3及び図4は、横軸を周波数、縦軸を群遅延とし、オールパスフィルタ7bの群遅延特性を上記式(5)に基づき算出して図示したものである。図3、図4の双方において、 $C1 = C2 = 1\text{pF}$  (ピコファラッド)としている。

[0043] 図3における曲線40、41、42は、それぞれ $(gm1, gm2) = (1.0, 1.5)$ 、 $(1.0, 1.0)$ 、 $(1.0, 0.5)$  [mA/V] ([ミリアンペア/ボルト])とした時の群遅延特性を示している。即ち、曲線40、41及び42はgm1を固定した上で、gm2を変化させたときの群遅延特性の変化を示していることにもなる。

[0044] 曲線40では、周波数:約150MHzで群遅延は最大(約3.0nsec)となり、曲線41では、周波数:約130MHzで群遅延は最大(約4.3nsec)となり、曲線42では、周波数:約100MHzで群遅延は最大(約8.3nsec)となっている。また、曲線40〜42に対応するgm1は全て1.0[mA/V]であるため、曲線40〜42の直流域における群遅延は、全て2.0nsecとなっている(曲線40〜42の全てにおいて、低域の10MHz以下では群遅延は、ほぼ2nsecとなっている)。

[0045] 例えば、直流域における群遅延より周波数130MHzにおける群遅延の方が2.3nsec分だけ小さい信号がオールパスフィルタ7bに入力(或は、波形等化部7に入力)された場合、 $(gm1, gm2) = (1.0, 1.0)$ に調整して、該信号の群遅延差を補正す

る(直流域における群遅延と周波数130MHzにおける群遅延との差をなくす)。

[0046] また、曲線40、41、42のそれぞれにおいて、群遅延が最大になる周波数は、約100MHz〜約150MHzと近似している。従って、群遅延を補正する周波数が130MHzである等、固定されている場合(予め分かっている場合)には、gm1を固定した上でgm2を可変とし、CPU11がgm2のみを調整(設定)するようにすれば、調整が容易となる。

[0047] 一方、図4における曲線50、51、52は、それぞれ(gm1、gm2)=(1.5、1.5)、(1.0、1.0)、(0.5、0.5)[mA/V]とした時の群遅延特性を示している。

[0048] 曲線50では、周波数:約200MHzで群遅延は最大(約2.8nsec)となるとともに直流域の群遅延は約1.3nsecとなる。曲線51では、周波数:約130MHzで群遅延は最大(約4.3nsec)となるとともに直流域の群遅延は2.0nsecとなる。曲線52では、周波数:約70MHzで群遅延は最大(約8.6nsec)となるとともに直流域の群遅延は4.0nsecとなる。

[0049] また、図3における曲線40、41、42のそれぞれにおいて、群遅延が最大になる周波数が約100MHz〜約150MHzと近似しているのに比して、曲線50、51、52のそれぞれにおいて、群遅延が最大になる周波数は大きく相違している。従って、群遅延を補正する周波数が70MHz〜200MHzである等、流動的である場合は、gm1のみを或いはgm1とgm2の双方を調整するようにすれば、調整が容易となる。

[0050] 上述したように波形等化部7は、高域の周波数帯域をブーストする等リプルフィルタ7aと、等リプルフィルタ7aの出力する信号の群遅延差を補償(補正)するオールパスフィルタ7bとを備え、ブースト量の調整と群遅延の調整を別個独立に行うことができるため、双方の調整を容易に行うことができる。

[0051] (図5:オールパスフィルタの変形)

次に、図5を用いて、オールパスフィルタ7bの具体的回路構成の変形例であるオールパスフィルタ67bを説明する。オールパスフィルタ67bを、図1におけるCD再生装置1のオールパスフィルタ7bの代わりに用いても良く、以下、図1におけるオールパスフィルタ7bをオールパスフィルタ67bに置き換えたものとして説明する。

[0052] オールパスフィルタ67bは、2つの差動入力差動出力型の可変コンダクタンスアン

プ70及び71を有し、それぞれのコンダクタンス $gm_1$ 、 $gm_2$ は(図5では図示されない)CPU11からの電流制御または電圧制御により、それぞれ自在に設定可能となっている。等リプルフィルタ7aの出力電圧 $V_{in}$ は、端子61を基準として端子60に与えられており、その電圧 $V_{in}$ は、 $gm$ アンプ71の差動入力端子に与えられている(該差動入力端子の負入力端子(-)を基準として該差動入力端子の正入力端子(+)に与えられている)。

[0053] 端子60は、コンデンサ73を介して $gm$ アンプ70の差動出力端子の負出力端子(-)及び $gm$ アンプ71の差動入力端子の負入力端子(-)に夫々接続されるとともに、コンデンサ74を介して $gm$ アンプ71の差動出力端子の正出力端子(+)及び端子62に夫々接続されている。

[0054] 端子61は、コンデンサ72を介して $gm$ アンプ70の差動出力端子の正出力端子(+)及び $gm$ アンプ71の差動入力端子の正入力端子(+)に夫々接続されるとともに、コンデンサ75を介して $gm$ アンプ71の差動出力端子の負出力端子(-)及び端子63に夫々接続されている。

[0055] また、 $gm$ アンプ71の差動出力端子に加わる電圧は、 $gm$ アンプ70及び71の入力に帰還されている。具体的には、 $gm$ アンプ71の差動出力端子の正出力端子(+)は、 $gm$ アンプ70の負帰還入力端子の負入力端子(-)及び $gm$ アンプ71の負帰還入力端子の負入力端子(-)の夫々に接続されるとともに、 $gm$ アンプ71の差動出力端子の負出力端子(-)は、 $gm$ アンプ70の負帰還入力端子の正入力端子(+)及び $gm$ アンプ71の負帰還入力端子の正入力端子(+)の夫々に接続されている。

[0056] 端子63に加わる電圧を基準とした端子62に加わる電圧 $V_{out}$ は、オールパスフィルタ67bの出力電圧として、A/Dコンバータ8(図1参照)に与えられる。また、コンデンサ72、73の双方の静電容量を $C_1$ とし、コンデンサ74、75の双方の静電容量を $C_2$ とする。

[0057] このように構成されたオールパスフィルタ67bにおいても、上記式(5)～(7)は成立し、群遅延特性も図3及び図4と同様となる。

[0058] <<変形等>>

上述の実施例においては、被記録媒体としてCDを例に挙げ、情報再生装置として

CD再生装置を例に挙げて説明したが、被記録媒体としてはCDの他、CD-R (Compact Disk Recordable)、CD-ROM (Compact Disk Read Only Memory)、CD-RW (Compact Disk ReWritable)、MD (Mini Disk)、MO (Magneto Optical disk)、DVD (Digital Versatile Disk)、DVD-R (Digital Versatile Disk Recordable)、DVD-ROM (Digital Versatile Disk Read Only Memory)、DVD-RW・DVD+RW (Digital Versatile Disk ReWritable)、DVD-RAM (Digital Versatile Disk Random Access Memory)、BD (Blu-ray Disc)等の光ディスク・光磁気ディスクや、フロッピー (登録商標) ディスク、ハードディスク等の磁気ディスクであってもよく、情報再生装置としてはCD再生装置の他、上記のMD等のそれぞれを再生する情報再生装置であってもよい。

- [0059] また、図1の波形等化部7において、等リプルフィルタ7aの後段にオールパスフィルタ7bを接続しているが、等リプルフィルタ7aの前段にオールパスフィルタ7bを接続して波形等化部を構成してもよい。

#### 産業上の利用可能性

- [0060] 本発明に係る波形等化器及び情報再生装置によれば、減衰した周波数帯域のゲイン調整と群遅延の調整を別個独立に行うことができ、信号の等化処理を容易に行うことができる。

### 請求の範囲

- [1] 当該波形等化器への入力信号の所定の周波数帯域に対するゲイン調整を行うためのブースト量が設定自在であり、前記ブースト量を変化させることにより前記入力信号のゲイン調整を行う演算回路と、前記演算回路の前段または後段に接続されるとともに、第1のコンダクタンスアンプ及び第2のコンダクタンスアンプを有し、前記第1のコンダクタンスアンプ及び前記第2のコンダクタンスアンプの少なくとも一方のコンダクタンスを変化させることにより、前記入力信号の群遅延特性を調整して補正するオールパスフィルタとを備えたことを特徴とする波形等化器。
- [2] 前記オールパスフィルタは、前記第1のコンダクタンスアンプの入出力回路間に接続され、第1のコンデンサを含む微分器、及び前記第1のコンダクタンスアンプの入力側と前記第2のコンダクタンスアンプの出力側間に接続される第2のコンデンサ、を更に有してなることを特徴とする請求項1に記載の波形等化器。
- [3] 前記第1のコンダクタンスアンプの一方の入力端子には前記オールパスフィルタへの入力電圧が与えられ、前記第2のコンダクタンスアンプの一方の入力端子には前記第1のコンダクタンスアンプの出力端子に加わる電圧が与えられ、前記第1のコンダクタンスアンプの他方の入力端子及び前記第2のコンダクタンスアンプの他方の入力端子には、前記オールパスフィルタの出力電圧に相当する前記第2のコンダクタンスアンプの出力端子に加わる電圧がそれぞれ与えられており、前記オールパスフィルタへの入力電圧と前記第1のコンダクタンスアンプの出力端子に加わる電圧は、位相が反転していることを特徴とする請求項2に記載の波形等化器。
- [4] 前記オールパスフィルタは、前記第1のコンダクタンスアンプのコンダクタンスを固定とする一方、前記第2のコンダクタンスアンプのコンダクタンスを可変とし、前記第2のコンダクタンスアンプのコンダクタンスを変化させることにより、前記入力信号の直流域の群遅延を固定しつつ前記入力信号の群遅延特性を調整して補正することを特徴とする請求項2または請求項3に記載の波形等化器。
- [5] 前記オールパスフィルタは、前記第1のコンダクタンスアンプのコンダクタンスを可変とし、前記第1のコンダクタンスアンプのコンダクタンスを変化させることにより、前記入力信号の群遅延特性を補正する周波数帯域を変更することを特徴とする請求項2ま

たは請求項3に記載の波形等化器。

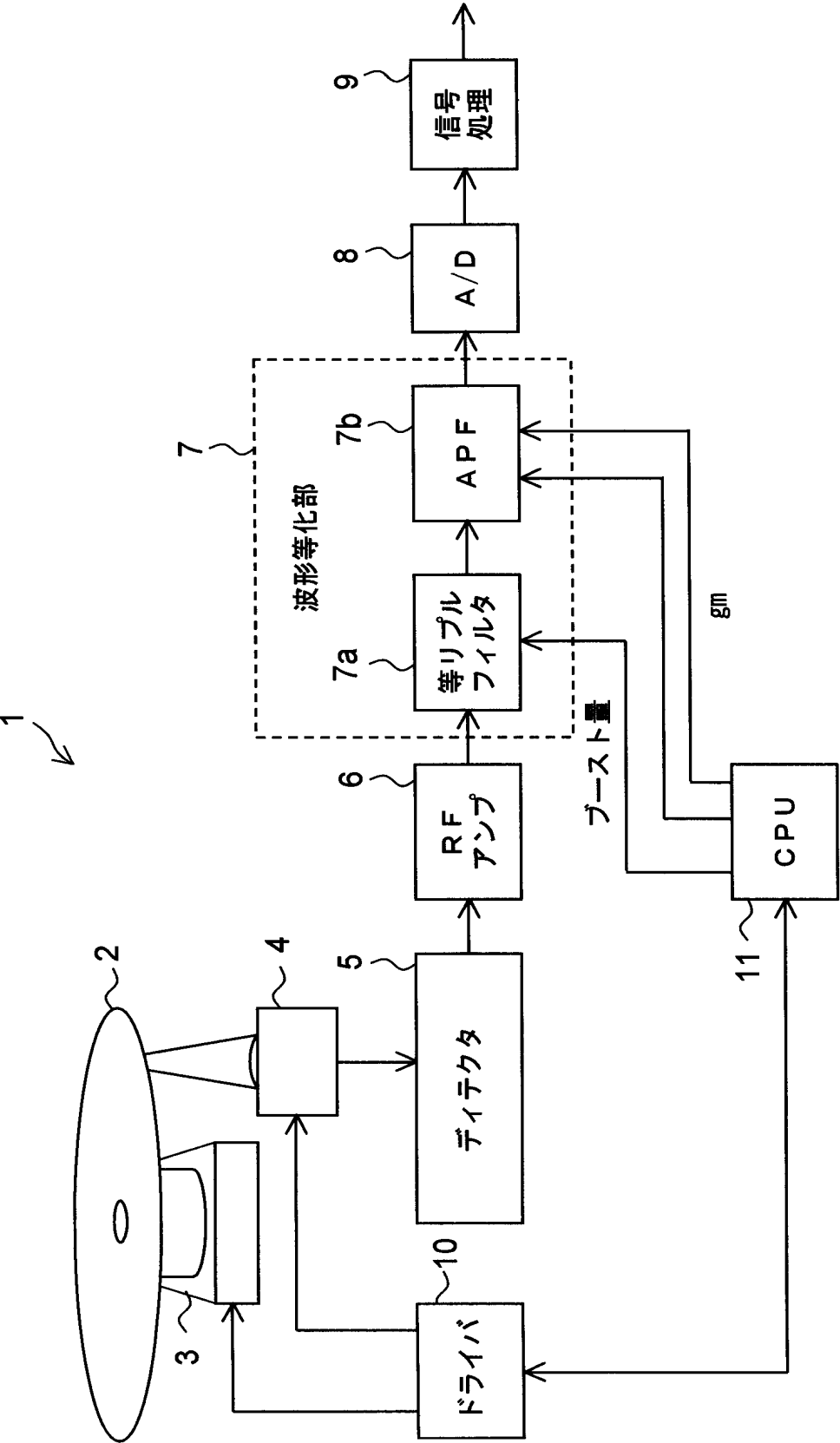
[6] 前記演算回路は、等リプルフィルタからなることを特徴とする請求項1ー請求項3の何れかに記載の波形等化器。

[7] 被記録媒体に記録された情報を検出して電気信号に変換する検出部と、前記電気信号を入力信号として受ける波形等化器と、該波形等化器からの出力を処理する処理回路とを備える情報再生装置において、

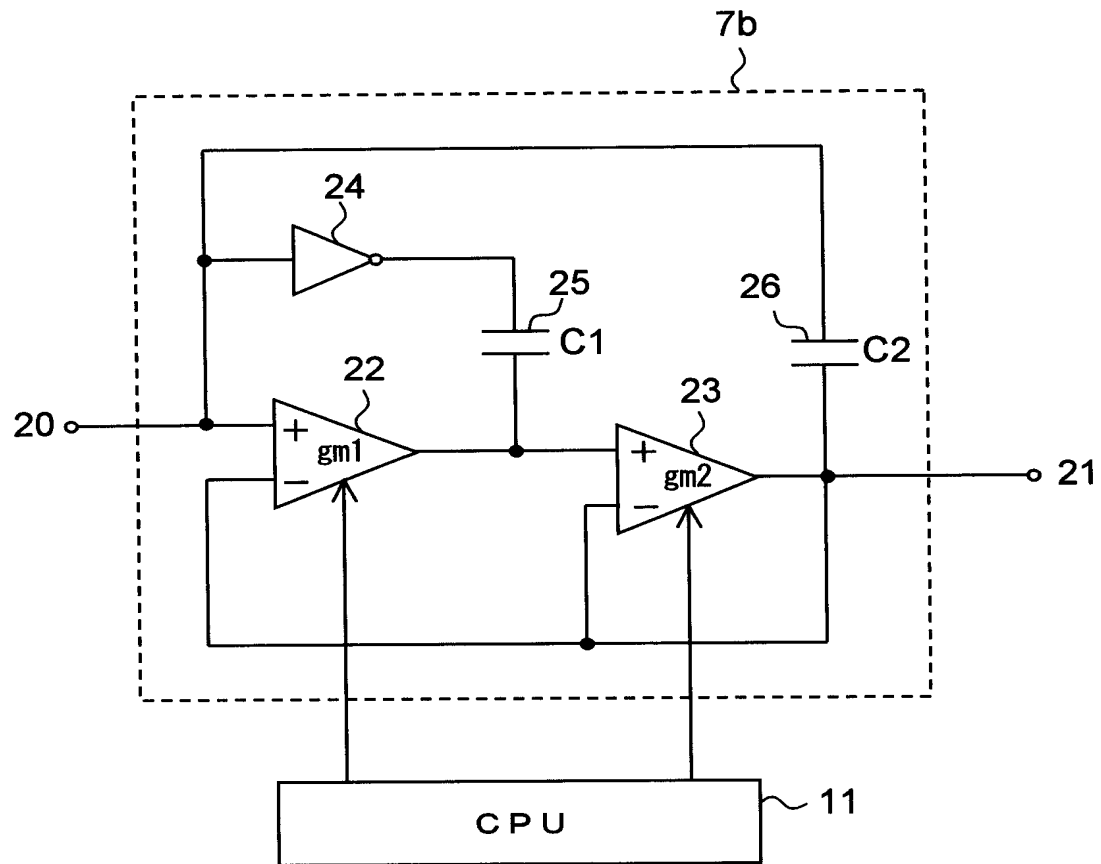
前記波形等化器として請求項1ー請求項3の何れかに記載の波形等化器を用い、前記ブースト量の設定、及び前記第1のコンダクタンスアンプのコンダクタンスと前記第2のコンダクタンスアンプのコンダクタンスのうち、可変となっているコンダクタンスの設定を行う制御部を備えたことを特徴とする情報再生装置。



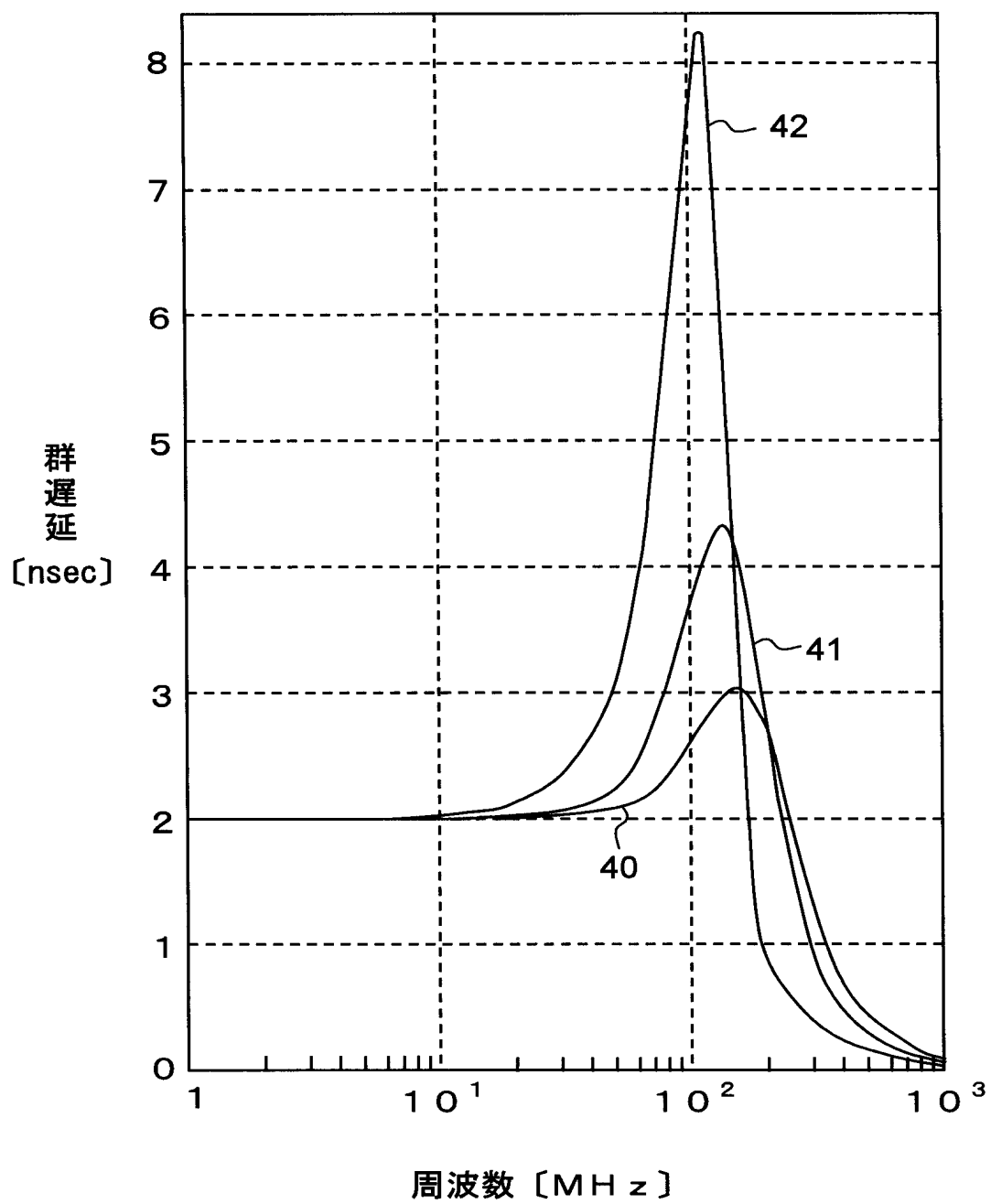
[図1]



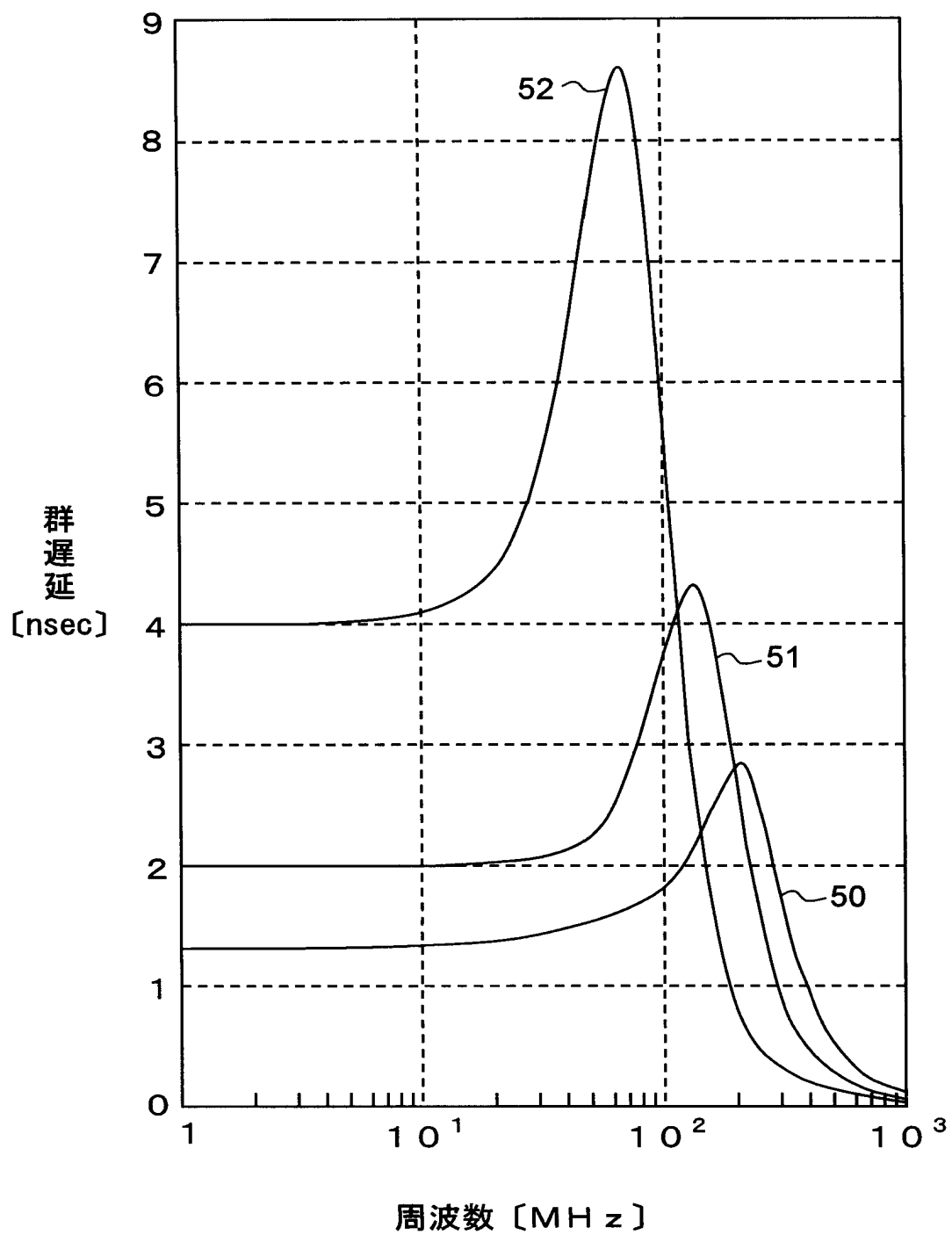
[図2]



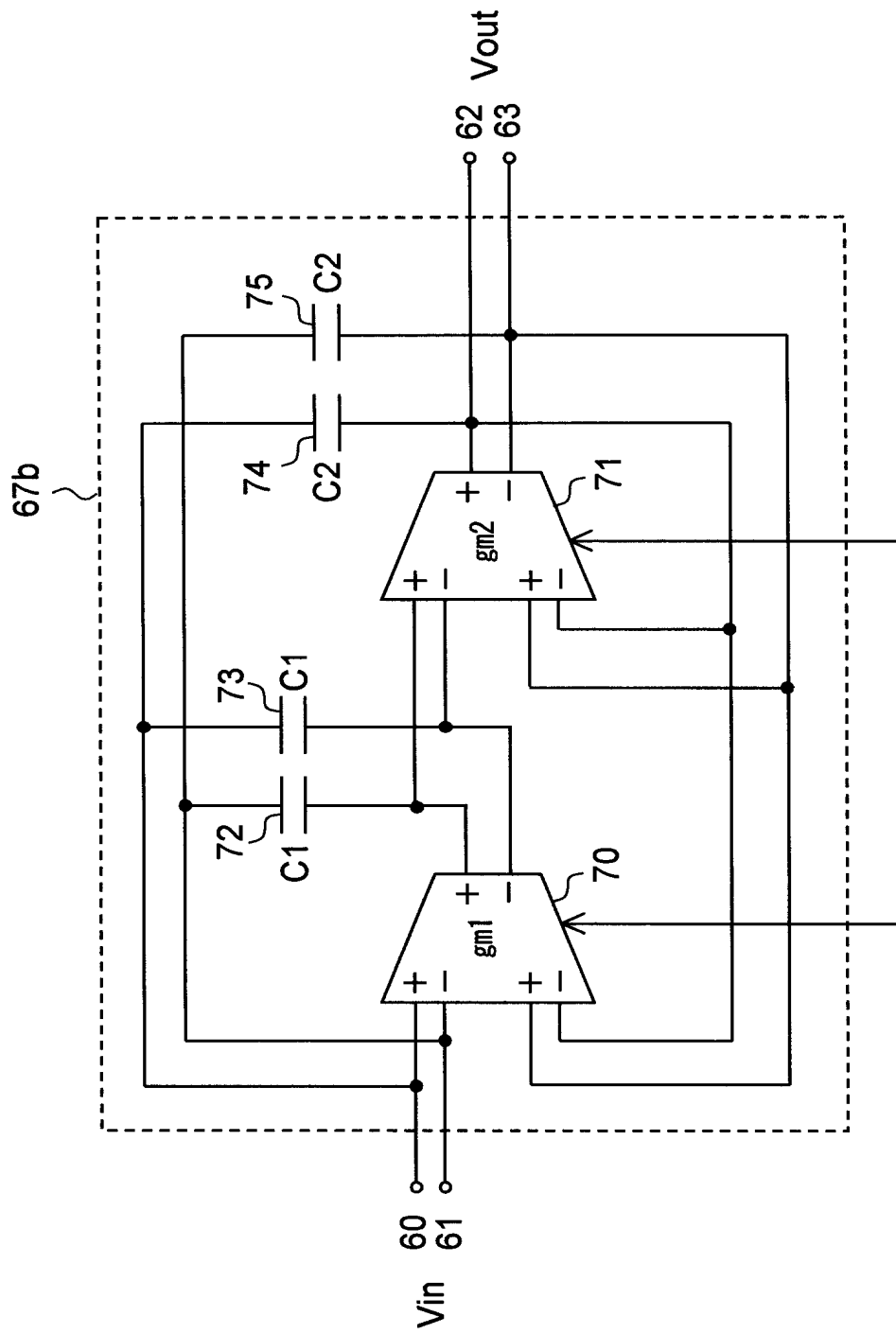
[図3]



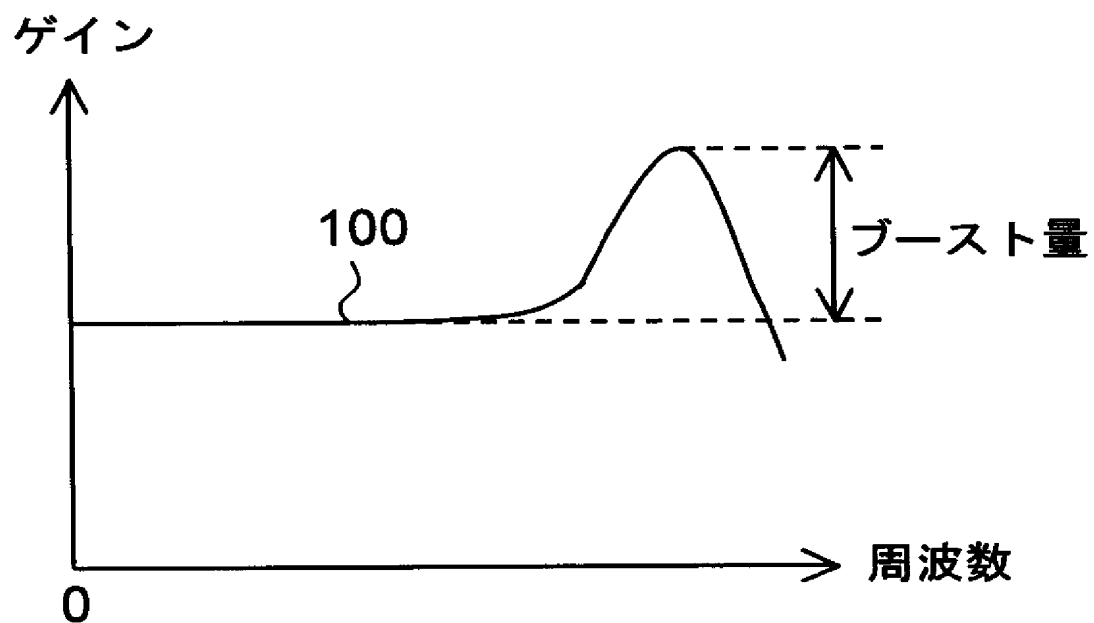
[図4]



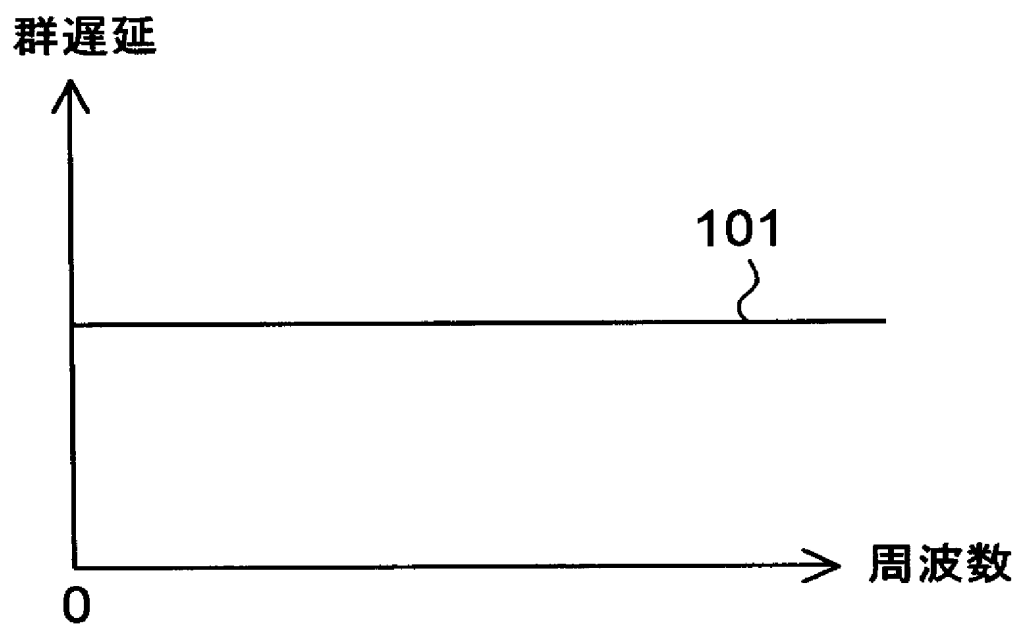
[図5]



[図6]



[図7]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/003180

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl.<sup>7</sup> H03H11/04, G11B20/10

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.<sup>7</sup> H03H11/00-11/54, G11B20/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 8-162902 A (Matsushita Electric Industrial Co., Ltd.), 21 June, 1996 (21.06.96), Par. Nos. [0011] to [0013], [0020] to [0049]; Figs. 1 to 4 (Family: none)	1-3, 6-7 4-5
Y A	JP 8-307208 A (Hitachi, Ltd.), 22 November, 1996 (22.11.96), Par. Nos. [0035] to [0036]; Fig. 4 (Family: none)	1-3, 6-7 4-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
"E" earlier application or patent but published on or after the international filing date  
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other means  
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
"&" document member of the same patent family

Date of the actual completion of the international search  
11 May, 2005 (11.05.05)

Date of mailing of the international search report  
31 May, 2005 (31.05.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/003180

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-269925 A (Matsushita Electric Industrial Co., Ltd.), 20 September, 2002 (20.09.02), Par. Nos. [0043] to [0044]; Figs. 1 to 2 & US 2003/0137912 A1 & WO 2002/073615 A1 & CN 001459108 T	6-7
Y	JP 8-147724 A (Matsushita Electric Industrial Co., Ltd.), 07 June, 1996 (07.06.96), Par. No. [0021] & US 005808979 A1 & KR 000222192 B	6
Y	JP 2001-023167 A (Matsushita Electric Industrial Co., Ltd.), 26 January, 2001 (26.01.01), Fig. 1 (Family: none)	7



## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.<sup>7</sup> H03H11/04, G11B20/10

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.<sup>7</sup> H03H11/00-11/54, G11B20/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 8-162902 A (松下電器産業株式会社) 1996. 06. 21, [0011]-[0013]、[0020]-[0049]、図 1-図 4 (ファミリーなし)	1-3, 6-7 4-5
Y A	JP 8-307208 A (株式会社日立製作所) 1996. 11. 22, [0035]-[0036]、図 4 (ファミリーなし)	1-3, 6-7 4-5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

11. 05. 2005

国際調査報告の発送日

31. 5. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
郵便番号 100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

畑中 博幸

5W

3570

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-269925 A (松下電器産業株式会社) 2002.09.20, [0043]-[0044]、図1-図2 & US 2003/0137912 A1 & WO 2002/073615 A1 & CN 001459108 T	6-7
Y	JP 8-147724 A (松下電器産業株式会社) 1996.06.07, [0021] & US 005808979 A1 & KR 000222192 B	6
Y	JP 2001-023167 A (松下電器産業株式会社) 2001.01.26, 図1 (ファミリーなし)	7